

# ΗΜΥ 211 – Εργαστήριο Ψηφιακών Συστημάτων

Χειμερινό Εξάμηνο 2007

Ιστοσελίδα: <http://www.eng.ucy.ac.cy/mmichael/courses/ECE211/>

## Συμβόλαιο Μαθήματος

**Ώρες Εργαστηρίου:** Δευτέρα ή Τρίτη, 4:30 – 7:30 μμ  
Λατσιά, ΛΑ130 / ΛΑ132

**Διδάσκουσα:** Μαρία Κ. Μιχαήλ  
Γραφείο: Green Park 411  
Τηλέφωνο: 22-892277  
Email: [mmichael@ucy.ac.cy](mailto:mmichael@ucy.ac.cy)  
Ώρες Γραφείου: Τετ. 1:00 – 3:00 μμ ή με ραντεβού

**Βοηθεί Διδασκαλίας:** Στέλιος Νεοφύτου  
Γραφείο: Loucas Court 402  
Τηλέφωνο: 22-452649  
Email: [sneophytou@ucy.ac.cy](mailto:sneophytou@ucy.ac.cy)  
Ώρες Γραφείου: Πेम. 4:00 – 5:00 μμ ή με ραντεβού

Τάνια Παναγιώτου  
Γραφείο: Amaral 301  
Email: [ee05pt1@ucy.ac.cy](mailto:ee05pt1@ucy.ac.cy)  
Ώρες Γραφείου: Παρ. 3:00 – 4:00 μμ ή με ραντεβού

### Στόχος Μαθήματος:

Να προσφέρει βασική πρακτική εμπειρία στο σχεδιασμό ψηφιακών λογικών κυκλωμάτων. Οι πειραματικές ασκήσεις αφορούν στο σχεδιασμό και στην υλοποίηση ψηφιακών συστημάτων με την χρήση ολοκληρωμένων κυκλωμάτων μικρής και μεσαίας κλίμακας ολοκλήρωσης, καθώς και με την χρήση προγραμματιζόμενων διατάξεων. Οι φοιτητές αποκτούν δεξιότητες σχεδιασμού τόσο με την χρήση διακριτών στοιχείων, όσο και με τον προγραμματισμό κατάλληλων διατάξεων (CPLD/FPGAs). Εργαλεία σχεδιασμού με χρήση Υπολογιστή (CAD) και η γλώσσα περιγραφής υλικού VHDL χρησιμοποιούνται εκτενώς για το σχεδιασμό, την προσομοίωση και την επαλήθευση της ορθότητας των υπό υλοποίηση κυκλωμάτων.

### Αναμενόμενα Αποτελέσματα Μαθήματος:

- Ικανότητα σχεδιασμού, προσομοίωσης και υλοποίησης βασικών συνδυαστικών και ακολουθιακών κυκλωμάτων.
- Ικανότητα χρήσης εργαλείων ψηφιακής σχεδίασης για το σχεδιασμό κυκλωμάτων σύμφωνα με προδιαγραφές.
- Ικανότητα ελέγχου και αντιμετώπισης βλαβών σε ψηφιακά λογικά κυκλώματα.
- Ικανότητα ομαδικής εργασίας και αποδοτικής επικοινωνίας με τα υπόλοιπα μέλη της ομάδας.

**Προαπαιτούμενα:** ΗΜΥ 210 (ταυτόχρονη παρακολούθηση επιτρέπεται)

**Απαραίτητο Σύγγραμμα**

- Δεν υπάρχει υποχρεωτικό σύγγραμμα.
- Σημειώσεις και φυλλάδια από το μάθημα.

### **Προτεινόμενη Βιβλιογραφία (με βαθμό προτεραιότητας)**

- M. M. Mano and C. R. Kime, Logic and Computer Design Fundamentals, 3rd Ed. (International Ed.), Prentice-Hall, 2004. Companion Website <http://www.prenhall.com/mano>
- S Yalamanchili, VHDL Starters Guide, Prentice-Hall, 1998.
- M. M. Mano, Ψηφιακή Σχεδίαση, 2<sup>η</sup> Εκδ. Παπασωτηρίου, Αθήνα 1992
- Robert Dueck, Digital Design with CPLD Applications and VHDL, Delmar/Thomson Learning
- Z. Salcic and A. Samalagic, Digital Systems Design and Prototyping Using Field Programmable Logic and Hardware Description Languages, Kluwer, 2000.

### **Χρήση Υπολογιστή:**

Θα χρησιμοποιηθεί το Altera Max +Plus II ver. 10.2 σε προσωπικό υπολογιστή (με Windows) για σχηματική και VHDL περιγραφή καθώς και προσομοίωση των ψηφιακών κυκλωμάτων.

### **Χρήση Υλικού Εργαστηρίου:**

Κάθε σταθμός εργασίας στο εργαστήριο αποτελείται από μια πλακέτα υλοποίησης λογικής (breadboard) που περιέχει γεννήτριες, διατάξεις χρονισμού, διακόπτες και ενδείκτες. Περιέχει, επίσης, μία εκπαιδευτική διάταξη UP2 της Altera με ολοκληρωμένα προγραμματιζόμενης λογικής, ένα καλώδιο παράλληλης σύνδεσης με τον Υπολογιστή ByteBlasterMV και έναν υπολογιστή με το πρόγραμμα Max +Plus II εγκατεστημένο σε αυτόν.

### **Περιεχόμενο Μαθήματος:**

Οι εργαστηριακές ασκήσεις εξετάζουν βασικές ιδιότητες λογικών πυλών και flip-flops σε σχεδιασμό αριθμητικών και ακολουθιακών κυκλωμάτων με τη χρήση μεσαίας κλίμακας ολοκλήρωσης ολοκληρωμένων, καθώς και με τη χρήση προγραμματιζόμενων διατάξεων. Επίσης, θα ανατίθενται κατ' οίκον προγραμματιστικές ασκήσεις που αφορούν σε ανάπτυξη κώδικα VHDL και προσομοίωση. Οι διάφορες εργαστηριακές ασκήσεις συμπεριλαμβάνουν:

1. Εισαγωγή στις λογικές πύλες -- AND, OR και NOT.
2. Εισαγωγή στις πύλες NAND, NOR και XOR. Σχεδιασμός πολλαπλών διακοπών για έλεγχο φωτοδιόδων.
3. Συνδυαστική λογική με Πολυπλέκτες και Αποκωδικοποιητές: Σχεδιασμός ενός πλήρους αθροιστή.
4. Στοιχεία Μνήμης: Μανδαλωτής SR, D και JK flips-flops. Σχεδιασμός ενός Μετρητή Ριπής (Ripple Counter).
5. Καταχωρητές και Μετρητές: Σχεδιασμός Οικουμενικού Καταχωρητή Ολίσθησης, Κυκλικού Μετρητή και Μετρητή BCD.
6. Τελικό Project Σχεδιασμού (περιλαμβάνει προγραμματισμό σε VHDL, C, σχεδιασμό, προσομοίωση και υλοποίηση ενός ολοκληρωμένου ψηφιακού συστήματος με χρήση προγραμματιζόμενων διατάξεων).

### **Αναμενόμενη Εργασία από Φοιτητές:**

- Η παρουσία στα εργαστήρια είναι ΥΠΟΧΡΕΩΤΙΚΗ.
- Τακτική μελέτη του υλικού που δίνεται.
- Τακτικές εργαστηριακές ασκήσεις (σε υπολογιστή και στο εργαστήριο υλικού) κατά την διάρκεια του εργαστηρίου. Η κατάλληλη προετοιμασία πριν το εργαστήριο είναι ΑΠΑΡΑΙΤΗΤΗ.
- Τακτικές αναφορές εργαστηριακών ασκήσεων (δακτυλογραφημένες).
- Κατ' οίκον προγραμματιστικές ασκήσεις (VHDL).

- Τελικό Project Σχεδιασμού με αντίστοιχη προφορική εξέταση
- Μία ενδιάμεση και μια τελική εξέταση (εφ' όλης της ύλης).

**Ιδιαίτερη Σημασία:** Στο εργαστήριο υλικού οι φοιτητές καλούνται να εργαστούν σε ομάδες των δύο, ωστόσο πρέπει να κρατούν ξεχωριστό σημειωματάριο και να παραδίδουν ξεχωριστές αναφορές. Για τις εργασίες που αφορούν σε χρήση των εργαλείων MAX +Plus II και τις προγραμματιστικές ασκήσεις σε VHDL δεν προνοείται συνεργασία σε ομάδες και άρα, τόσο η υλοποίηση όσο και η αναφορά γίνονται επί ατομικής βάσεως.

### **Βαθμολογία**

Ασκήσεις και Αναφορές Εργαστηρίου	30%
Προγραμματιστικές ασκήσεις VHDL	10%
Τελικό Project	20%
Ενδιάμεση Εξέταση	10%
Τελική Εξέταση (εφ' όλης της ύλης)	30%

Για την επιτυχία στο μάθημα απαιτείται:

1. Συνολικός βαθμός όχι μικρότερος του 50%
2. Ολοκλήρωση όλων των εργαστηριακών ασκήσεων και του τελικού project
3. Βαθμός τελικής εξέτασης όχι μικρότερος του 50%

Η διδάσκουσα διατηρεί το δικαίωμα μικρών αλλαγών στην πιο πάνω κατανομή της βαθμολογίας. Επιπλέον, διατηρεί το δικαίωμα οριακής προσαρμογής της βαθμολογίας με βάση την συμμετοχή στην τάξη.

### **Πολιτική – Κανόνες Μαθήματος**

- **Βαθμολογία:** Τυχόν ενστάσεις για τη βαθμολόγηση εργασίας θα μπορούν να γίνουν εντός **μίας εβδομάδας** από την επιστροφή της διορθωμένης εργασίας στους φοιτητές. Ενστάσεις θα γίνονται δεκτές μόνο με ξεκάθαρη περιγραφή του παραπόνου ή της διευκρίνησης που ζητείται. Πρόχειρες και κακογραμμένες εργασίες θα υφίστανται αυτόματη μείωση της βαθμολογίας κατά 20% ή δεν θα γίνονται καθόλου δεκτές.
- **Εκπρόθεσμες Εργασίες:** Όλες οι εργασίες **πρέπει** να παραδίδονται κατά την **έναρξη** του μαθήματος, την ημέρα λήξης της προθεσμίας. Εκπρόθεσμες εργασίες θα υφίστανται αυτόματη μείωση βαθμολογίας 20% για κάθε επιπρόσθετη μέρα καθυστέρησης πέραν της ημερομηνίας λήξης της προθεσμίας. Εργασίες που θα παραδίδονται με καθυστέρηση πέραν των 3<sup>ωv</sup> ημερών δεν θα γίνονται αποδεκτές. Παρατάσεις θα πρέπει να διευθετούνται με τη διδάσκουσα πριν από τη λήξη της προθεσμίας. Δεν θα παραχωρούνται παρατάσεις στην παράδοση ασκήσεων ή εναλλακτικές εξετάσεις, εκτός και αν η απουσία σας είναι δικαιολογημένη. Σε περίπτωση προγραμματισμένης απουσίας, πρέπει να επικοινωνήσετε με τη διδάσκουσα πριν την ημερομηνία της απουσίας.
- **Ακαδημαϊκή Δεοντολογία:** Ενθαρρύνεστε να συνεργάζεστε και να ανταλλάσσετε απόψεις για το υλικό του μαθήματος και όλες τις εργασίες. **Ωστόσο, κατά τη σύνταξη των αναφορών των εργασιών σας, το γράψιμο κώδικα και την τεκμηρίωση του, η εργασία πρέπει να είναι αυστηρώς προσωπική.** Εργασίες οι οποίες έχουν σημαντική αλληλοεπικάλυψη συνιστούν παραβίαση της ακαδημαϊκής δεοντολογίας και θα αναφέρονται στο Συμβούλιο του Τμήματος ή ακόμα και στη Σύγκλητο του Πανεπιστημίου. Η διδάσκουσα δύναται να χρησιμοποιεί κατάλληλα εργαλεία λογισμικού για να ελέγχει την ακεραιότητα και την πρωτοτυπία κάποιων αναφορών.